

AFE58JD28具有 102mW/通道功耗、0.8-nV/ $\sqrt{\text{Hz}}$ 噪声、14 位 65MSPS 或 12 位 80MSPS ADC、数字解调器、JESD 或 LVDS 接口 和无源 CW 混频器的 16 通道超声波 AFE

1 特性

- 用于超声波应用的16通道 AFE:
 - 用于 TGC 和 CW 模式且经过优化的信号链
 - 四个可编程 TGC 配置文件
- 具有以下特性的低噪声放大器 (LNA):
 - 可编程增益: 21dB、18dB 和 15 dB
 - 线性输入信号振幅: 0.37V_{PP}、0.5V_{PP} 和 0.71V_{PP}
 - 有源终端
- 电压控制衰减器 (VCAT):
 - 衰减范围: 0dB–36dB
- 可编程增益放大器 (PGA):
 - 18dB–27dB (阶跃为 3dB)
- 三阶线性相位低通滤波器 (LPF):
 - 10MHz 到 30MHz 的截止频率
- ADC 模式 (空闲通道 SNR):
 - 14 位、65MSPS 模式: 75dBFS
 - 12 位、80MSPS 模式: 72dBFS
- 针对噪声和功耗进行了优化:
 - TGC 模式: 102mW/通道 (0.8nV/ $\sqrt{\text{Hz}}$)、65MSPS、14 位输出
 - CW 模式: 63mW/通道
- 出色的器件间增益匹配:
 - $\pm 0.4\text{dB}$ (典型值)
- 快速且一致的过载恢复
- 具有以下特性的连续波 (CW) 路径:
 - 在相对于 2.5MHz 载波 1kHz 频率偏移下具有 $-159\text{dBc}/\text{Hz}$ 的低近端相位噪声
 - 相位分辨率: $\lambda/16$
 - 支持 16x 和 8x CW 时钟

- 三阶和五阶谐波 12dB 抑制
- 数字 I/Q 解调器:
 - 分数抽取滤波器 $M = 1$ 至 63 (单位增量为 0.25)
 - 数据吞吐量在抽取后降低
 - 具有 32 个预设配置文件的片上 RAM
- LVDS 接口, 速度高达 1Gbps
- 5Gbps JESD 接口:
 - JESD204B 子类 0、1 和 2
 - 每个 JESD 信道包含 2、4 或 8 个通道
- 小型封装: 15mm x 15mm NFBGA-289

2 应用

- 医疗超声波成像
- 无损检测设备
- 声纳成像设备

3 说明

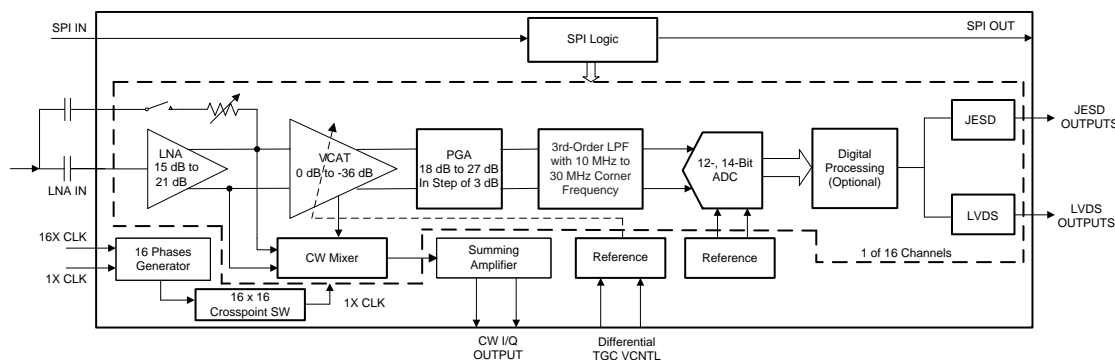
AFE58JD28 器件是高度集成的模拟前端 (AFE) 解决方案, 专用于需要高性能、低功耗和小尺寸的超声波系统。

器件信息(1)

器件型号	封装	封装尺寸 (标称值)
AFE58JD28	nFBGA (289)	15.00mm x 15.00mm

(1) 如需了解所有可用封装, 请参阅数据表末尾的封装选项附录。

简化框图



4 说明 (续)

AFE58JD28 是针对医疗超声波应用进行了优化的集成模拟前端 (AFE)。该器件通过具有两个裸片的多芯片模块 (MCM) 进行实现：一个电压控制放大器 (VCA) 裸片和一个模数转换器 (ADC) 裸片。VCA 裸片具有 16 个与 ADC 裸片的 16 个通道进行连接的通道。

VCA 裸片中的每个通道均可配置为两种模式之一：时间增益补偿 (TGC) 模式和连续波 (CW) 模式。在 TGC 模式下，每个通道包含一个低噪声放大器 (LNA)、一个电压控制器衰减器 (VCAT)、一个可编程增益放大器 (PGA) 和一个三阶低通滤波器 (LPF)。LNA 能够以 21dB、18dB 或 15 dB 的增益进行编程。LNA 还支持有源终端。VCAT 支持 0dB 至 36dB 的衰减范围，并对衰减进行模拟电压控制。PGA 提供阶跃为 3dB 的 18dB 至 27dB 增益选项。LPF 截至频率可以在 10MHz 和 30MHz 之间进行设置，以支持具有不同频率的超声波应用。在 CW 模式下，LNA 的输出将进入具有 16 种可选相位延迟的低功耗无源混频器，后跟具有带通滤波器的加法放大器。可以对每个模拟输入信号施加不同的相位延迟，从而执行片上波束形成操作。CW 混频器中的谐波滤波器可以抑制三阶和五阶谐波，从而增强 CW 多普勒测量的灵敏度。

ADC 裸片的 16 个通道可以配置为以 14 位或 12 位分辨率运行。ADC 分辨率可以与转换速率进行折衷，并且能够在 14 位和 12 位的分辨率下分别以 65MSPS 和 80MSPS 的最大速度运行。ADC 设计为根据采样率调整其功耗。ADC 的输出接口通过低电压差分信号 (LVDS) 进行输出，可轻松与低成本现场可编程门阵列 (FPGA) 相连接。

此外，**AFE58JD28** 还包含数字解调器和 JESD204B 数据打包块。具有可编程抽取滤波器的数字同相和正交 (I/Q) 解调器以低功耗加快了计算密集型算法的执行速度。该器件还支持速率高达 5Gbps 的可选 JESD204B 接口，进一步降低了高通道数系统中电路板布线的难度。

该器件还支持各种功率和噪声组合选项，从而优化系统性能。因此，对于具有严格的电池寿命要求的系统而言，这些器件是非常合适的超声波 AFE 解决方案。

该器件采用 15mm × 15mm NFBGA-289 封装，并且与 **AFE5818** 和 **AFE5816** 系列引脚兼容。

5 器件和文档支持

5.1 文档支持

5.1.1 相关文档

请参阅如下相关文档：

- 《具有 140mW/通道功耗、0.75nV/√Hz 噪声、14 位 65MSPS 或 12 位 80MSPS ADC 以及 CW 无源混频器的 AFE5818 16 通道超声波模拟前端》
- 《具有 90mW/通道功耗、1nV/√Hz 噪声、14 位 65MSPS 或 12 位 80MSPS ADC 以及 CW 无源混频器的 AFE5816 16 通道超声波 AFE》
- 《具有 14 位 65MSPS 或 12 位 80MSPS ADC、CW 无源混频器、I/Q 解调器以及 LVDS 和 JESD204B 输出的 AFE58JD18 16 通道超声波 AFE》
- 《具有内部基准和断电模式的 TLV5626 2.7V 至 5.5V 低功耗双通道 8 位数模转换器》
- 《DAC7821 12 位并行输入乘法数模转换器》
- 《THS413x 高速、低噪声、全差分 I/O 放大器》
- 《OPA1632 高性能、全差分音频运算放大器》
- 《宽带差分互阻抗 DAC 输出》
- 《具有双环 PLL 的 LMK0482x 超低噪声 JESD204B 兼容时钟抖动消除器》
- 《CDCM7005 3.3V 高性能时钟同步器和抖动消除器》
- 《CDCE72010 10 路输出高性能时钟同步器、抖动消除器和时钟分配器》
- 《OPA2x11 1.1nV/√Hz 噪声、低功耗、精密运算放大器》
- 《ADS8413 16 位、2MSPS、LVDS 串行接口 SAR 模数转换器》
- 《具有并行接口、基准的 ADS8472 16 位、1MSPS、伪双极、全差分输入、低功耗采样模数转换器》
- 《高速数据转换器计时技术简介》
- 《ISO724x 高速四通道数字隔离器》
- 《SN74AUP1T04 低功耗、1.8/2.5/3.3V 输入、3.3V CMOS 输出单反相器门》
- 《MicroStar BGA 封装参考指南》

5.2 商标

All trademarks are the property of their respective owners.

5.3 静电放电警告



这些装置包含有限的内置 ESD 保护。存储或装卸时，应将导线一起截短或将装置放置于导电泡棉中，以防止 MOS 门极遭受静电损伤。

5.4 Glossary

[SLYZ022 — TI Glossary.](#)

This glossary lists and explains terms, acronyms, and definitions.

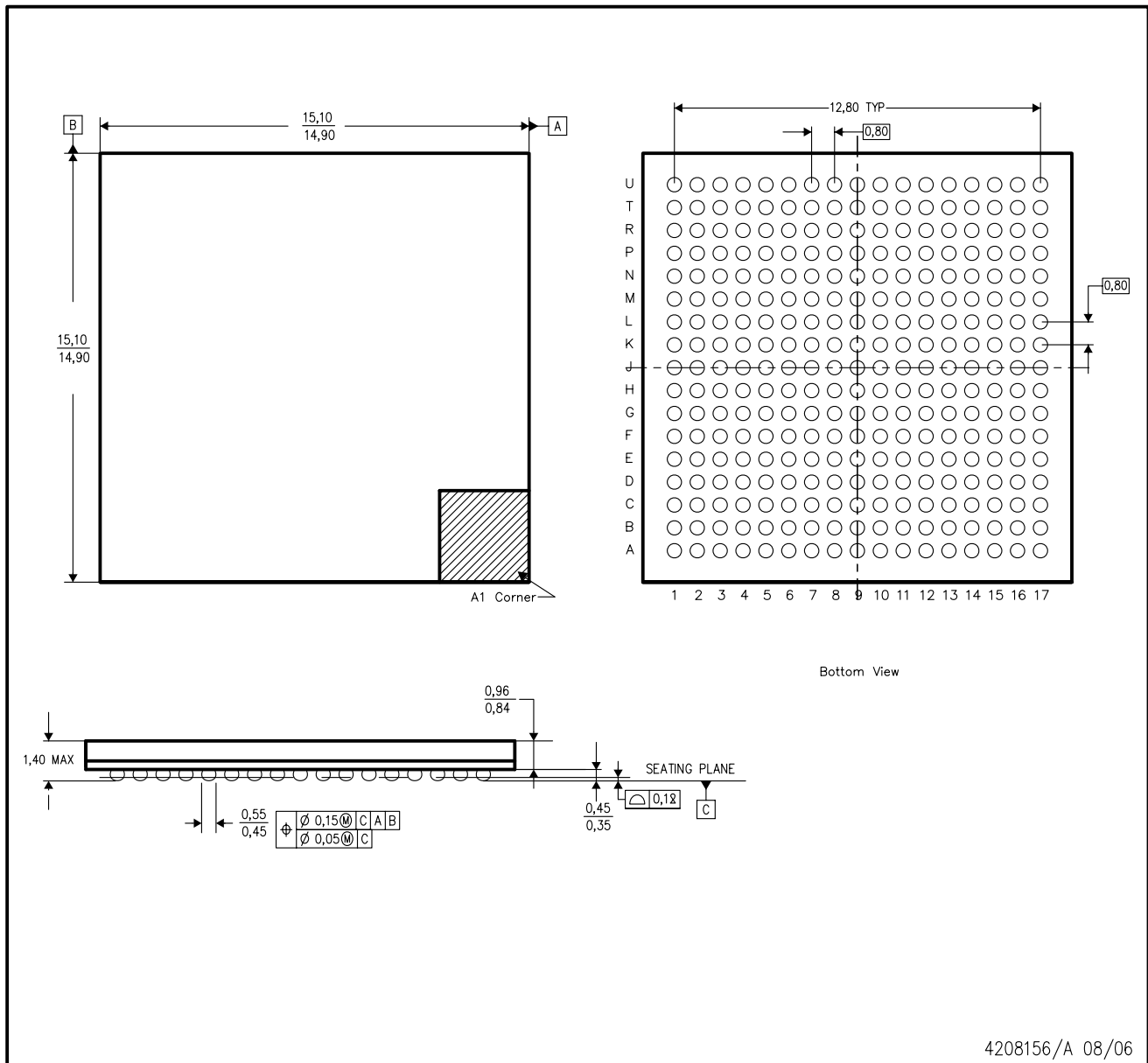
6 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件的最新可用数据。这些数据如有变更，恕不另行通知和修订此文档。如欲获取此数据表的浏览器版本，请参阅左侧的导航。

MECHANICAL DATA

ZAV (S-PBGA-N289)

PLASTIC BALL GRID ARRAY



- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. This is a lead-free solder ball design.

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
AFE58JD28ZAV	ACTIVE	NFBGA	ZAV	289	126	RoHS & Green	SNAGCU	Level-3-260C-168 HR	-40 to 85	AFE58JD28	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

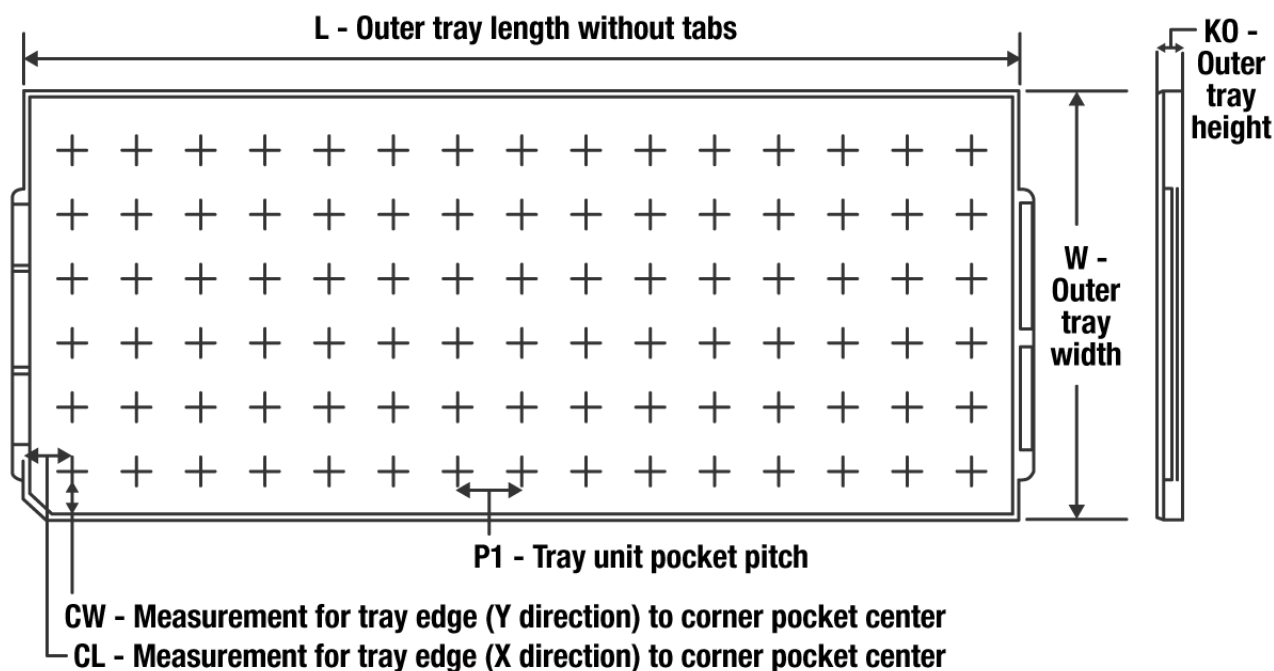
(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "-" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TRAY


Chamfer on Tray corner indicates Pin 1 orientation of packed units.

*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	Unit array matrix	Max temperature (°C)	L (mm)	W (mm)	K0 (µm)	P1 (mm)	CL (mm)	CW (mm)
AFE58JD28ZAV	ZAV	NFBGA	289	126	7 X 18	150	315	135.9	7620	17.2	11.3	16.35

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司