

# AFE58JD32 具有 35mW/通道功耗、 2.1nV/ $\sqrt{\text{Hz}}$ 噪声、12 位 40MSPS 或 10 位 50MSPS 输出、无源 CW 混频器、LVDS 和 JESD204B 接口以及数字解调器的 32 通道超声波 AFE

## 1 特性

- 适用于超声波 标准应用的 32 通道 AFE:
  - 输入衰减器、LNA、LPF、ADC、数字 I/Q 解调器和 CW 混频器
  - 数字时间增益补偿 (DTGC)
  - 总增益范围: 12dB 至 51dB
  - 线性输入范围: 800mV<sub>pp</sub>
- 具有 DTGC 功能的输入衰减器:
  - 8dB 至 0dB 衰减, 阶跃 0.125dB
  - 支持匹配的阻抗:
    - 50Ω 至 800Ω 的源阻抗
- 具有 DTGC 功能的低噪声放大器 (LNA):
  - 20dB 至 51dB 增益, 阶跃 0.125dB
  - 低输入电流噪声: 1.2pA/ $\sqrt{\text{Hz}}$
- 三阶线性相位低通滤波器 (LPF):
  - 5MHz、7.5MHz、10MHz 和 12.5MHz
- 16 位 ADC, 可以 12 位、80MSPS 或以 10 位、100MSPS 的分辨率和速率进行转换:
  - 每个 ADC 可在半速率下转换两组输入
  - 12 位 ADC: 72 dBFS SNR
  - 10 位 ADC: 61 dBFS SNR
- 针对噪声和功耗进行了优化:
  - 2.1nV/ $\sqrt{\text{Hz}}$ 、40MSPS 时, 35mW/通道
  - 1.4nV/ $\sqrt{\text{Hz}}$ 、40MSPS 时, 42mW/通道
  - 1.3nV/ $\sqrt{\text{Hz}}$ 、40MSPS 时, 52mW/通道
  - CW 模式下, 60mW/通道
- 出色的器件间增益匹配:
  - ±0.5dB (典型值)
- 低谐波失真: -55dBc
- 快速且一致的过载恢复
- 具有以下特性的连续波 (CW) 路径:
  - 在相对于 2.5MHz 载波 1kHz 频率偏移下具有 -151dBc/Hz 的低近端相位噪声
  - 相位分辨率:  $\lambda/16$
  - 支持 16X CW 时钟
  - 三阶和五阶谐波 12dB 抑制
- ADC 后的数字 I/Q 解调器:
  - 抽取滤波器 M = 1 至 63
  - 数据吞吐量在抽取后降低
  - 带有 32 种预设配置文件的片上随机存取存储器 (RAM)
- LVDS 接口, 速度高达 1Gbps
- 5Gbps JESD 接口:
  - JESD204B 子类 0、1 和 2
  - 每个 JESD 信道包含 2、4 或 8 个通道
- 小型封装: 15mm × 15mm NFBGA-289

## 2 应用

- 医疗超声波成像
- 无损检测设备
- 声纳成像设备
- 多通道高速数据采集

## 3 说明

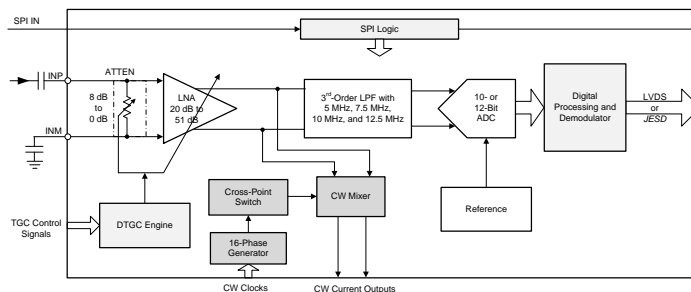
AFE58JD32 器件是一款高度集成的模拟前端解决方案, 专用于需要高性能、低功耗和小尺寸的超声波系统。

### 器件信息<sup>(1)</sup>

器件型号	封装	封装尺寸 (标称值)
AFE58JD32	NFBGA (289)	15.00mm × 15.00mm

(1) 如需了解所有可用封装, 请参阅数据表末尾的封装选项附录。

### 简化框图



## 目录

1	特性 .....	1	6.2	接收文档更新通知 .....	4
2	应用 .....	1	6.3	社区资源 .....	4
3	说明 .....	1	6.4	商标 .....	4
4	修订历史记录 .....	2	6.5	静电放电警告 .....	4
5	说明 (续) .....	3	6.6	术语表 .....	4
6	器件和文档支持 .....	4	7	机械、封装和可订购信息 .....	5
	6.1 文档支持 .....	4	7.1	托盘信息 .....	6

## 4 修订历史记录

### Changes from Original (August 2017) to Revision A

**Page**

•	已更改 标题中的功耗 和噪声 值 .....	1
•	已添加 在特性 部分添加超低功耗模式的值 .....	1

## 5 说明（续）

AFE58JD32 是一款集成模拟前端 (AFE)，针对医疗超声波应用进行了优化。该器件通过具有三个裸片的多芯片模块 (MCM) 进行实现：两个压控放大器 (VCA) 裸片和一个模数转换器 (ADC) 裸片。每个 VCA 裸片具有 16 个通道，且 ADC 裸片可转换全部的 32 个通道。

VCA 裸片中的每个通道均可配置为两种模式：时间增益补偿 (TGC) 模式和连续波 (CW) 模式。在 TGC 模式下，每个通道均包含一个输入衰减器 (ATTEN)、一个带有可变增益的低噪声放大器 (LNA) 和一个三阶低通滤波器 (LPF)。衰减器支持的衰减范围为 0dB 至 8dB，LNA 支持的增益范围为 20dB 至 51dB。LPF 的截止频率可配置为 5MHz、7.5MHz、10MHz 或 12.5 MHz，可支持不同频率的超声波应用。在 CW 模式下，每条通道包含一个增益固定为 18dB 的 LNA 以及一个具有 16 种可选相位延迟的低功耗无源混频器。通过对每个模拟输入信号施加不同的相位延迟可执行片上波束赋形操作。CW 混频器中的谐波滤波器可以抑制三阶和五阶谐波，从而增强 CW 多普勒测量的灵敏度。

ADC 裸片具有 16 个物理 ADC。每个 ADC 可转换两组输出，其中一组来自相应的 VCA 裸片。ADC 裸片可配置为以 12 位或 10 位分辨率运行。ADC 分辨率可以与转换速率进行折衷，并且能够在 12 位和 10 位分辨率下分别以 80MSPS 和 100MSPS 的最大速度运行。ADC 的功耗可根据采样率进行调整。ADC 输出接口通过低电压差动信号 (LVDS) 进行输出，可轻松与低成本现场可编程门阵列 (FPGA) 连接。

AFE58JD32 包含可选的数字解调器和 JESD204B 数据打包块。具有可编程抽取滤波器的数字同相和正交 (I/Q) 解调器加快了低功耗下计算密集型算法的执行速度。该器件还支持速率高达 5Gbps 的可选 JESD204B 接口，进一步降低了高通道数系统中电路板布线的难度。

AFE58JD32 还支持各种功率和噪声组合选项，从而优化系统性能。因此，对于具有严格的电池寿命要求的系统而言，该器件是非常适合的超声波 AFE 解决方案。

## 6 器件和文档支持

### 6.1 文档支持

#### 6.1.1 相关文档

请参阅如下相关文档：

- 《具有 140mW/通道功耗、0.75nV/√Hz 噪声、14 位 65MSPS 或 12 位 80MSPS ADC 以及 CW 无源混频器的 AFE5818 16 通道超声波模拟前端》
- 《具有 LVDS 串行接口的 ADS8413 16 位、2MSPS SAR 模数转换器》
- 《具有并行接口、基准的 ADS8472 16 位、1MSPS、伪双极、全差分输入、微功耗采样模数转换器》
- 《CDCE72010 10 路输出高性能时钟同步器、抖动消除器和时钟分配器》
- 《CDCM7005 3.3V 高性能时钟同步器和抖动消除器》
- 《ISO724x 高速四通道数字隔离器》
- 《具有双环路 PLL 的 LMK0480x 低噪声时钟抖动清除器》
- 《OPA1632 高性能、全差分音频运算放大器》
- 《OPA2x11 1.1nV/√Hz 噪声、低功耗、精密运算放大器》
- 《SN74AUP1T04 低功耗、1.8/2.5/3.3V 输入、3.3V CMOS 输出单路反向器门》
- 《THS413x 高速、低噪声、全差分 I/O 放大器》
- 《MicroStar BGA 封装参考指南》

#### 6.2 接收文档更新通知

要接收文档更新通知，请导航至 [TI.com.cn](http://TI.com.cn) 上的器件产品文件夹。单击右上角的通知我进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

#### 6.3 社区资源

下列链接提供到 TI 社区资源的连接。链接的内容由各个分销商“按照原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的《使用条款》。

**TI E2E™ 在线社区** TI 的工程师对工程师 (E2E) 社区。此社区的创建目的在于促进工程师之间的协作。在 [e2e.ti.com](http://e2e.ti.com) 中，您可以咨询问题、分享知识、拓展思路并与同行工程师一道帮助解决问题。

**设计支持** TI 参考设计支持 可帮助您快速查找有帮助的 E2E 论坛、设计支持工具以及技术支持的联系信息。

#### 6.4 商标

E2E is a trademark of Texas Instruments.

All other trademarks are the property of their respective owners.

#### 6.5 静电放电警告



ESD 可能会损坏该集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理措施和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

#### 6.6 术语表

**SLYZ022** — TI 术语表。

这份术语表列出并解释术语、缩写和定义。

## 7 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件的最新可用数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如欲获取此数据表的浏览器版本，请参阅左侧的导航。



托盘信息 (接下页)

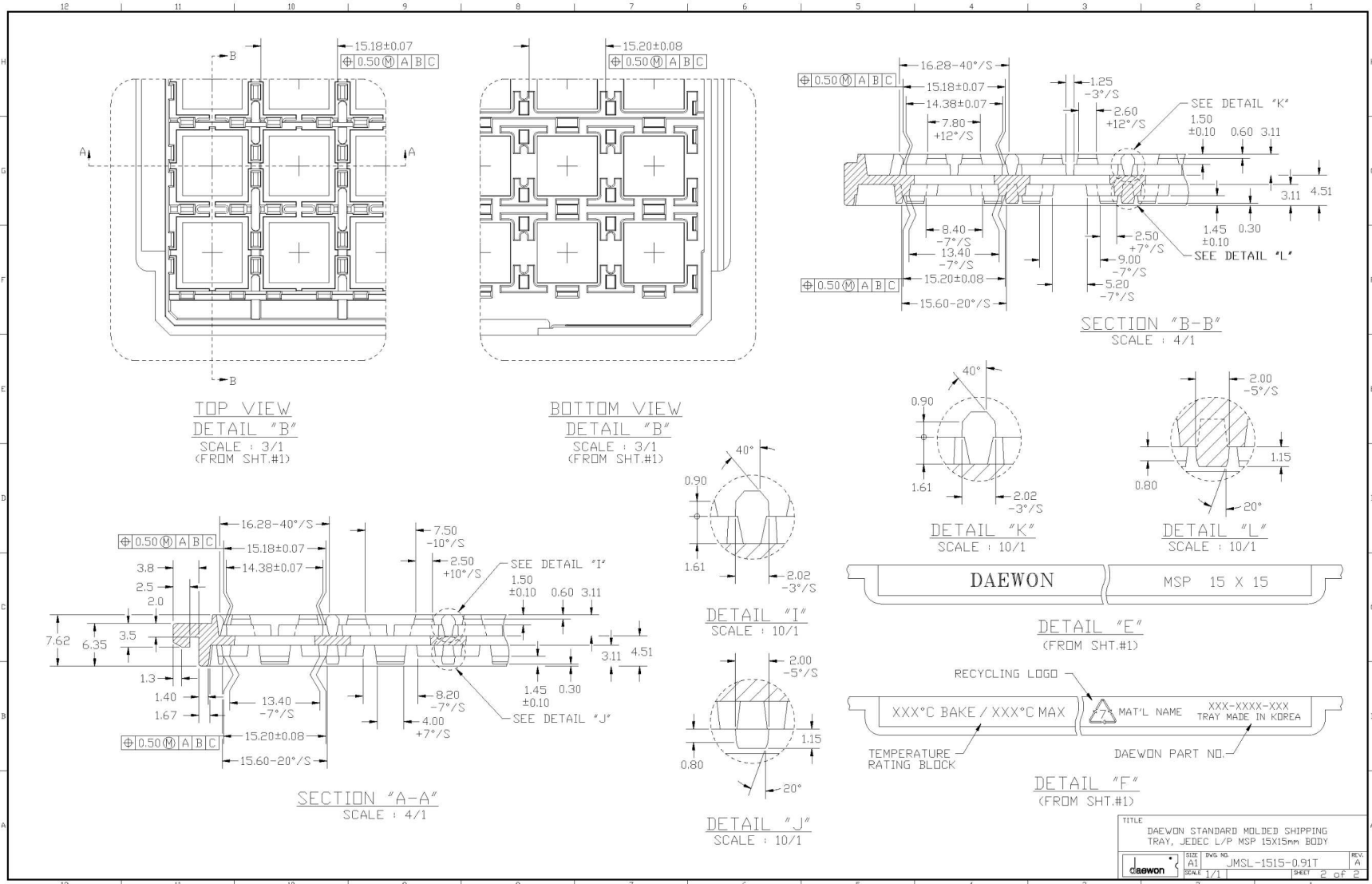


图 2. 托盘图, 第 2 节

**PACKAGING INFORMATION**

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
AFE58JD32ZBV	ACTIVE	NFBGA	ZBV	289	126	RoHS & Green	SNAGCU	Level-3-260C-168 HR	-40 to 85	AFE58JD32	Samples

(1) The marketing status values are defined as follows:

**ACTIVE:** Product device recommended for new designs.

**LIFEBUY:** TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

**NRND:** Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

**PREVIEW:** Device has been announced but is not in production. Samples may or may not be available.

**OBSOLETE:** TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

**RoHS Exempt:** TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

**Green:** TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "-" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

**Important Information and Disclaimer:**The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.



**TRAY**

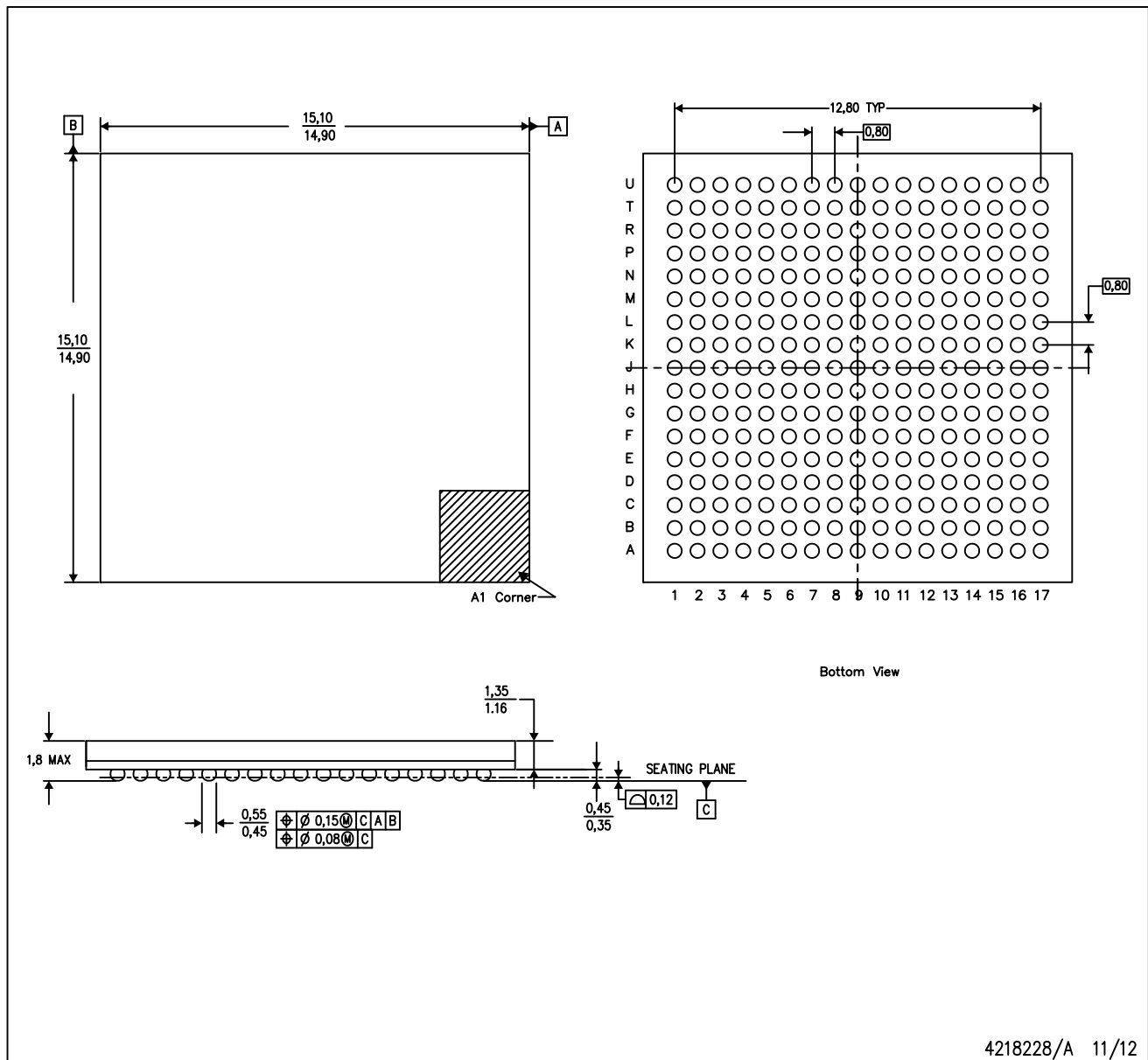

Chamfer on Tray corner indicates Pin 1 orientation of packed units.

\*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	Unit array matrix	Max temperature (°C)	L (mm)	W (mm)	K0 (µm)	P1 (mm)	CL (mm)	CW (mm)
AFE58JD32ZBV	ZBV	NFBGA	289	126	7 X 18	150	315	135.9	7620	17.2	11.3	16.35

ZBV (S-PBGA-N289)

PLASTIC BALL GRID ARRAY



- NOTES:
- A. All linear dimensions are in millimeters.
  - B. This drawing is subject to change without notice.
  - C. This is a Pb-free solder ball design.

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司